

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 11251703  
PUBLICATION DATE : 17-09-99

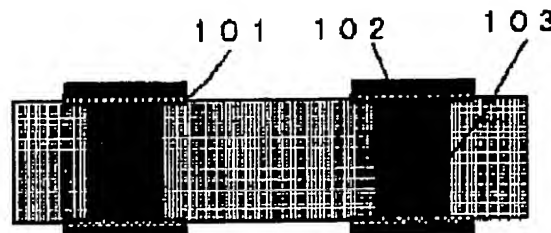
APPLICATION DATE : 27-02-98  
APPLICATION NUMBER : 10048220

APPLICANT : MATSUSHITA ELECTRIC IND CO LTD;

INVENTOR : NAKAYA YASUHIRO;

INT.CL. : H05K 1/11 H05K 1/09 H05K 3/46

TITLE : CIRCUIT BOARD, BOTH-SIDED  
CIRCUIT BOARD, MULTILAYERED  
CIRCUIT BOARD, AND  
MANUFACTURE OF CIRCUIT BOARD



ABSTRACT : PROBLEM TO BE SOLVED: To provide a circuit board which can improve the reliability of IVH (inner via hole) connection and a method for manufacturing the circuit board.

SOLUTION: A circuit board is provided with an insulator layer having through holes filled up with a conductive composition 103, conductive buffer layers 101 respectively formed on one or both surfaces of the composition 103, and wiring patterns 102 formed on the buffer layers 101 and the buffer layers 101 form alloys or intermetallic compounds with either one or both of the composition 103 and patterns 102.

COPYRIGHT: (C)1999,JPO

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-251703

(43) 公開日 平成11年(1999) 9月17日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 5 K 1/11  
1/09  
3/46

H 0 5 K 1/11  
1/09  
3/46

H  
C  
L  
N

審査請求 未請求 請求項の数22 O L (全 11 頁)

(21) 出願番号 特願平10-48220

(22) 出願日 平成10年(1998) 2月27日

(71) 出願人 000005821

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72) 発明者 鈴木 武

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 越智 正三

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 野田 修

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 弁理士 松田 正道

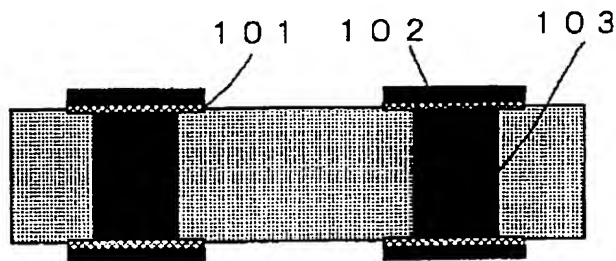
最終頁に続く

(54) 【発明の名称】 回路基板、両面回路基板、多層回路基板及び回路基板の製造方法

(57) 【要約】

【課題】 I V H 接続の信頼性を高くすることができる回路基板及びその製造方法を提供する。

【解決手段】 導電性組成物103によって充填された貫通孔を有する絶縁体層と、導電性組成物103の一方または両方の面の上に形成された導電性のバッファ層101と、導電性のバッファ層101上に形成された配線パターン102とを備え、導電性のバッファ層101は、導電性組成物103、配線パターン102のいずれか一方または両方と合金または金属間化合物を形成している回路基板である。



1 0 1 導電性バッファ層

1 0 2 配線パターン

1 0 3 導電性組成物

## 【特許請求の範囲】

【請求項1】 導電性組成物によって充填された貫通孔を有する絶縁体層と、前記導電性組成物の一方または両方の面の上に形成された導電性のバッファ層と、前記導電性のバッファ層上に形成された配線パターンとを備え、前記導電性のバッファ層は、前記導電性組成物、前記配線パターンのいずれか一方または両方と合金または金属間化合物を形成していることを特徴とする回路基板。

【請求項2】 導電性組成物によって充填された貫通孔を有する絶縁体層と、前記導電性組成物の一方または両方の面の上に形成された導電性のバッファ層と、前記導電性のバッファ層上に形成された配線パターンとを備え、前記導電性のバッファ層は、前記導電性組成物、前記配線パターンのいずれか一方または両方の凹みに沿って変形していることを特徴とする回路基板。

【請求項3】 前記導電性のバッファ層は、前記導電性組成物の一方または両方の面を覆っていることを特徴とする請求項1または2に記載の回路基板。

【請求項4】 前記導電性のバッファ層は、前記導電性組成物の一方または両方の面の面上にのみ形成されていることを特徴とする請求項3に記載の回路基板。

【請求項5】 前記配線パターンは、前記導電性のバッファ層を覆っていることを特徴とする請求項3または4に記載の回路基板。

【請求項6】 前記配線パターンは、前記導電性のバッファ層上にのみ形成されていることを特徴とする請求項5に記載の回路基板。

【請求項7】 前記絶縁体層上に形成された別の導電性のバッファ層と、前記別の導電性のバッファ層上の貫通孔が形成されていない部分に形成された別の配線パターンとを備えることを特徴とする請求項1～6のいずれかに記載の回路基板。

【請求項8】 前記導電性組成物は、銅、銀、または錫の少なくとも1つをフィラーとして含有し、前記配線パターンは、銅であり、前記導電性のバッファ層は、銀、錫、鉛、インジウムまたはパラジウムのうちの少なくとも1種の金属もしくはこれらの合金あるいはこれらの金属間化合物であることを特徴とする請求項1～7のいずれかに記載の回路基板。

【請求項9】 前記導電性のバッファ層の厚みは、 $0.1\mu\text{m}$ 以上 $5\mu\text{m}$ 以下であることを特徴とする請求項1～8のいずれかに記載の回路基板。

【請求項10】 前記絶縁体層は、耐熱性合成繊維と熱硬化性樹脂の複合材であることを特徴とする請求項1～9のいずれかに記載の回路基板。

【請求項11】 前記導電性組成物は、導電性金属フィラーと、熱硬化性樹脂と熱硬化性樹脂を硬化させるのに必要な硬化剤からなる組成物であることを特徴とする請求項1～10のいずれかに記載の回路基板。

【請求項12】 請求項1～11のいずれかに記載の回路基板であって、前記配線パターンが、前記絶縁体層の両面に形成されていることを特徴とする両面回路基板。

【請求項13】 2枚の、請求項1～11のいずれかに記載の回路基板、または、請求項12に記載の両面回路基板と、その2枚の回路基板の間に挟持された、導電部を有する回路板とを備え、前記回路基板上の前記それぞれの配線パターンは、前記回路板が有する前記導電部を介して、互いに電氣的に接続されていることを特徴とする多層回路基板。

【請求項14】 前記回路板は、2層以上の構造であることを特徴とする請求項13に記載の多層回路基板。

【請求項15】 前記回路板は、請求項1～11のいずれかに記載の回路基板、または、請求項12に記載の両面回路基板であることを特徴とする請求項13に記載の多層回路基板。

【請求項16】 複数枚の請求項1～11のいずれかに記載の回路基板、または、請求項12に記載の両面回路基板を備え、前記各回路基板それぞれが有する前記導電性組成物同士が電氣的に接続されていることを特徴とする多層回路基板。

【請求項17】 前記各回路基板間、または、前記回路基板と前記回路板との間で互いに接する前記配線パターンおよび／または前記別の前記配線パターンの全部同士または一部同士は、一体形成されていることを特徴とする請求項13～16のいずれかに記載の多層回路基板。

【請求項18】 導電性組成物が充填された貫通孔を有するプリプレグの片面または両面に、少なくとも片面に導電性のバッファ層を有する金属箔を、前記導電性のバッファ層が前記導電性組成物と接するように重ねた後、加熱加圧し、その後、前記金属箔を加工して配線パターンを形成する工程を含むことを特徴とする回路基板の製造方法。

【請求項19】 導電性組成物が充填された貫通孔を有するプリプレグの片面または両面に、導電性のバッファ層を形成し、その上に金属箔を重ねた後、加熱加圧し、その後、前記金属箔を加工して配線パターンを形成する工程を含むことを特徴とする回路基板の製造方法。

【請求項20】 離型性フィルムが両面に形成された回路基板接線材用プリプレグの所望の位置に貫通孔を明け、前記貫通孔に導電性組成物を充填し、その後、前記離型性フィルムを剥離除去する工程を含み、前記剥離除去する工程が終了することによって、前記貫通孔を有するプリプレグが得られることを特徴とする請求項18または19に記載の回路基板の製造方法。

【請求項21】 前記プリプレグは、2枚であり、前記加熱加圧を行う前に、前記各プリプレグを、少なくとも両面に別の配線パターンを有する内層回路基板の各面に対向し、前記導電性組成物が前記別の配線パターンの全部または一部と電氣的に接続するように、前記内層回路

基板と重ね合わせる工程を含むことを特徴とする請求項18～20のいずれかに記載の回路基板の製造方法。

【請求項22】 前記内層回路基板は、請求項1～11のいずれかに記載の回路基板、請求項12に記載の両面回路基板、または、請求項13～17のいずれかに記載の多層回路基板であることを特徴とする請求項21に記載の回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、回路基板、両面回路基板、多層回路基板及び回路基板の製造方法に関するものである。

【0002】

【従来の技術】近年、電子機器の高性能化、小型化に伴い、回路基板には高密度化が求められている。IC間や部品間を最短距離で結合できる基板の層間の接続方式としてインカーバイアホール（IVH）接続によって高密度化が図られている。

【0003】IVH接続の多層基板は、導電性樹脂組成物（たとえば、ペースト状のもの、すなわち、導電性ペースト）をバイアに充填したプリプレグ等の回路基板接続材をパターン形成のための銅箔、或いは、あらかじめパターン形成されたコア材により挟持し、熱プレス等の方法で加熱／加圧することにより製造される。

【0004】導電性ペーストは、エポキシ樹脂等の合成樹脂バインダーに、銅粉等の導電性フィラーを分散させたものが用いられ、離型性フィルムを両面に備えたプリプレグの所望の位置に形成した貫通孔に印刷等の方法で充填される。

【0005】前記加熱／加圧工程で、導電ペースト中のバインダーが導電フィラーと回路形成用の銅箔を接着し機械的強度を発現させ、導電フィラーと銅箔の機械的接触によりIVH接続を得ている。

【0006】

【発明が解決しようとする課題】前述した従来のIVH接続技術では、導電フィラーと銅箔は、単に点接触しているだけなので、電気的な接続に関する信頼性の点で不十分であった。具体的には、LSI等の半導体パッケージ或いはモジュール用途（MCM、CSPなど）の回路基板に要求される信頼性、たとえば、プレッシャークッカーテスト（PCT試験）を行うと、バイア中の導電性樹脂組成物／銅箔の界面で、接続抵抗が高くなり、最悪の場合には断線が発生するといった問題点があった。

【0007】IVH接続の信頼性は、多層回路基板の性能の中で最も重要なものであり、高密度化が図れ、しかも軽量化できるIVH接続樹脂多層基板を半導体パッケージ或いはモジュール用途に用いるために、その向上が強く望まれていた。

【0008】本発明は、従来の回路基板及びその製造方法においてIVH接続の信頼性を高くすることが難しい

という課題を考慮し、IVH接続の信頼性を高くすることができる回路基板、両面回路基板、多層回路基板及びその製造方法を提供することを目的とするものである。

【0009】

【課題を解決するための手段】請求項1の本発明は、導電性組成物によって充填された貫通孔を有する絶縁体層と、前記導電性組成物の一方または両方の面の上に形成された導電性のバッファ層と、前記導電性のバッファ層上に形成された配線パターンとを備え、前記導電性のバッファ層は、前記導電性組成物、前記配線パターンのいずれか一方または両方と合金または金属間化合物を形成していることを特徴とする回路基板である。本発明によれば、導電性組成物と、配線パターンが導電性バッファ層を通して強固に金属結合することによって、高い信頼性を有する回路基板を提供することができる。

【0010】請求項2の本発明は、導電性組成物によって充填された貫通孔を有する絶縁体層と、前記導電性組成物の一方または両方の面の上に形成された導電性のバッファ層と、前記導電性のバッファ層上に形成された配線パターンとを備え、前記導電性のバッファ層は、前記導電性組成物、前記配線パターンのいずれか一方または両方の凹凸に沿って変形していることを特徴とする回路基板である。本発明によれば、導電性組成物と、配線パターンは導電性バッファ層を通して大きな接触面積と、多数の接触点で接続することによって、高い信頼性を有する回路基板を提供することができる。

【0011】請求項12の本発明は、請求項1～11のいずれかに記載の回路基板であって、前記配線パターンが、前記絶縁体層の両面に形成されていることを特徴とする両面回路基板である。本発明によれば、高い信頼性を有する両面回路基板を提供することができる。

【0012】請求項13の本発明は、2枚の、請求項1～11のいずれかに記載の回路基板、または、請求項12に記載の両面回路基板と、その2枚の回路基板の間に挟持された、導電部を有する回路板とを備え、前記回路基板上の前記それぞれの配線パターンは、前記回路板が有する前記導電部を介して、互いに電気的に接続されていることを特徴とする多層回路基板である。本発明によれば、導電性組成物と、配線パターンが導電性バッファ層を通して強固に金属結合することによって、高い信頼性を有する多層回路基板を提供することができる。

【0013】請求項18の本発明は、導電性組成物が充填された貫通孔を有するプリプレグの片面または両面に、少なくとも片面に導電性のバッファ層を有する金属箔を、前記導電性のバッファ層が前記導電性組成物と接するように重ねた後、加熱加圧し、その後、前記金属箔を加工して配線パターンを形成する工程を含むことを特徴とする回路基板の製造方法である。本発明によれば、高い信頼性を有する回路基板を容易かつ歩留まりよく製造する製造方法を提供することができる。

【0014】請求項19の本発明は、導電性組成物が充填された貫通孔を有するプリプレグの片面または両面に、導電性のバッファ層を形成し、その上に金属箔を重ねた後、加熱加圧し、その後、前記金属箔を加工して配線パターンを形成する工程を含むことを特徴とする回路基板の製造方法である。本発明によれば、高い信頼性を有する回路基板を容易かつ歩留まりよく製造する製造方法を提供することができる。

【0015】

【発明の実施の形態】以下に、本発明の実施の形態を図面を参照して説明する。

【0016】(第1の実施の形態) まず、本発明の第1の実施の形態を図面を参照して説明する。

【0017】図1は、本発明の第1の実施の形態における回路基板のIVH接続部分を示す断面模式図である。

【0018】図1において、両面回路基板の絶縁層の所望の位置に設けられた貫通孔に充填された導電性組成物103と最上層の配線パターン102とが導電性バッファ層101を介して接合している。導電性バッファ層101は、配線パターン102及び導電性組成物103と強固な金属結合しており、優れた信頼性を有する両面回路基板が実現できている。

【0019】このような構成の導電性バッファ層101を形成する方法としては、第3および第4の実施の形態で説明するように、配線パターン形成用の金属箔全面にあらかじめ導電性バッファ層を形成しておき、不必要な部分を配線パターン形成と同時に除去して実現してよい。また、バイアホールを形成する導電性組成物の上に公知の薄膜形成法(たとえばスパッタリング法、真空蒸着法、湿式メッキ法など)により直接形成してよい。

【0020】なお、導電性組成物103は、一般的にバイアホールに充填される組成物であってよく、たとえば、平均粒径が、0.5~20 $\mu$ mの金、銀、ニッケル、銅、パラジウム及びこれらの合金から選ばれる少なくとも1つの金属粉末80~95重量%、並びにバインダー(主成分としてエポキシ樹脂、フェノール樹脂、ポリイミド樹脂及びアクリル樹脂から選ばれる少なくとも1つの合成樹脂)5~20重量%を含むものを用いることができる。導電性組成物としては、そのような特定の導電性樹脂組成物に限らず、バイアホールに充填可能なものであれば、所定の電気特性を具備したいかなる導電性組成物を用いることができる。また、導電性組成物に限らず、たとえば抵抗体組成物或いは熱伝導性組成物なども必要に応じて用いることができる。熱伝導性組成物を用いた場合は、バイアホールは、基板両面間の熱伝導を確保するための機能を有するものとして機能する。

【0021】また、回路基板接続材用として用いられているプリプレグは、一般に用いられているものを使用することができる。具体的には、芳香族ポリアミド等(アラミド)繊維、ポリイミド繊維または芳香族ポリエステ

ル繊維等の高耐熱性有機合成繊維に、あるいはガラス繊維等の高耐熱性無機繊維の織布或いは不織布に、未硬化状態の熱硬化性樹脂、たとえばエポキシ樹脂、フェノール樹脂、ポリブタジエン樹脂、ポリエステル樹脂、ポリイミド樹脂等を1種または複数種組み合わせ合わせた樹脂を含浸させたものを乾燥、熱処理することにより前記樹脂を半硬化状態にさせたものをプリプレグとして用いることができる。また、ポリイミドシートなどの合成樹脂シート、或いはセラミック基板、紙フェノールシートのように、単独では回路基板の層間の接着に用いることができない場合は、シートの表面に熱可塑性樹脂或いは熱硬化性樹脂を塗布することにより、本発明の回路基板接続材用部材に用いるプリプレグとすることができる。プリプレグの厚さは、通常、20~600 $\mu$ m、好ましくは40~150 $\mu$ mであってよい。

【0022】配線パターン102を形成するために用いられる金属箔は、通常銅を箔状にした状態のものを使用する。銅箔の厚さは、9~70ミクロン厚みのものが汎用的であり、電解銅箔が一般的であるが、特に限定されるものではない。また配線パターン102の形成は、フォトリソグラフィ法などの公知の方法で形成してよい。

【0023】導電性バッファ層101は、銀、錫、鉛、インジウム、パラジウム等の金属層とすることによって、前述した導電性組成物、前述した配線パターンのいずれか一方または両方と合金または金属間化合物を形成する。ただし、上記に限らず、前述した導電性組成物、前述した配線パターンのいずれか一方または両方と合金または金属間化合物を形成する材質のものでありさえすればよい。

【0024】なお、導電性バッファ層101は、図2に示すように、配線パターン102及び導電性組成物103の凹凸に追随して変形し、大きな接触面積と多数の接点数で接触するような材質のものであっても、優れた信頼性を有する両面回路基板を実現できる。

【0025】本実施の形態において、導電性バッファ層は好ましくは0.01~20 $\mu$ mの範囲であり、更に好ましくは0.1~5 $\mu$ mである。導電性バッファ層の厚みは、0.01 $\mu$ mより薄いとその機能を果たさない場合が多く、また、逆に20 $\mu$ mより厚いと配線パターンが厚くなる、或いは、エッチング等で余分な部分を除去するのにコストがかかるなどの問題がある。しかし、20 $\mu$ mより厚い場合でも配線パターンが厚くなることが不利益にならない場合や、コストの問題が無視できる場合は特に限定はされない。

【0026】なお、本発明の導電性のバッファ層は、本実施の形態において、図1に示すように、導電性組成物の面よりはみ出して、導電性組成物の面を覆っているとして説明したが、これに限るものではなく、例えば、図8に示すように、導電性のバッファ層101が導電

性組成物103の面上にのみ形成されているとしてもよい。要するに、本発明の導電性のバッファ層は、導電性組成物の一方または両方の面の上に形成されておればよい。

【0027】また、本発明の配線パターンは、本実施の形態において、図1に示すように、導電性のバッファ層上にのみ形成されているとして説明したが、これに限るものではなく、例えば、図9に示すように、配線パターン102が導電性のバッファ層101を覆っているとしてもよい。また、図1の表裏面いずれか側の配線パターン102が導電性のバッファ層101を介さずに、直接導電性組成物103の面上に形成されているとしてもよい。要するに、本発明の配線パターンは、少なくとも導電性のバッファ層上に形成されておればよい。

【0028】なお、前述したように、バイアホール内の充填物として熱伝導性組成物を用いる場合は、導電性バッファ層の替わりに、熱伝導性のバッファ層であっても、導電性組成物、配線パターンのいずれか一方または両方と合金または金属間化合物を形成するバッファ層、あるいは、導電性組成物、配線パターンのいずれか一方または両方の凹凸に沿って変形するバッファ層を用いれば、表裏面間の熱伝導性の良い回路基板を実現できる。

【0029】(第2の実施の形態)次に、本発明の第2の実施の形態を図面を参照して説明する。本実施の形態が上述した第1の実施の形態と異なる点は、第1の実施の形態が両面回路基板に関するものであったのに対し、本実施の形態は多層回路基板に関するものである点である。したがって、本実施の形態において、第1の実施の形態と同様の物については、同一符号を付与し、説明を省略する。また、特に説明のないものについては、第1の実施の形態と同じとする。

【0030】図3は、本発明の第2の実施の形態における回路基板のIVH接続部分を示す断面模式図である。

【0031】図3において、多層回路基板の各々の絶縁層の所望の位置に設けられたバイアホールに充填された導電性組成物103と各層の配線パターン102とが導電性バッファ層101を介して接合している。導電性バッファ層101は、配線パターン102及び導電性組成物103と強固な金属結合しており、優れた信頼性を有する多層回路基板が実現できている。なお、導電性バッファ層101は、配線パターン102及び導電性組成物103の凹凸に追従して変形し、大きな接触面積と多数の接触点で接触するような材質のものであっても、優れた信頼性を有する多層回路基板を実現できる。

【0032】なお、本実施の形態における多層回路基板は、全ての層の配線パターンと導電性組成物との間に、導電性バッファ層が形成されているとして説明したが、これに限るものではない。例えば、製造コストを抑

えて、信頼性を確保したいような場合には、最も外部環境変化の影響を受けやすい最外層の配線パターンと導電性組成物の界面のみに、導電性バッファ層を形成するとしてもよい。このときの回路基板のIVH接続部分の断面を図4に示す。

【0033】この場合、内層配線(最外層配線以外の配線パターン)とバイアホールの界面には、導電性バッファ層が配置しないことになる(図4で内層配線を含む部分を104として表示)。通常、信頼性試験或いは、実使用の状態で内層配線は、回路基板の内部に存在し外部の環境変化の影響を受けにくいものに対して、最外層配線は最も過酷な環境におかれ信頼性が不十分になる場合がある。最外層のみに導電性バッファ層を形成し、実用上十分な信頼性を実現することで、多層基板全体として十分な信頼性と、安価な製造コストの両立を容易に実現できる。

【0034】(第3の実施の形態)次に、本発明の第3の実施の形態を図面を参照して説明する。本実施の形態は、第1の実施の形態における回路基板を、製造する製造方法に関するものである。したがって、本実施の形態において、特に説明のないものについては、第1の実施の形態と同じとし、第1の実施の形態と同じ呼称の構成部材については、特に説明のない限り、第1の実施の形態と同様の機能を持つものとする。

【0035】図5は、本発明の第3の実施の形態における回路基板の製造過程を示す断面模式図である。以下に、図5を参照して、本実施の形態における回路基板の製造方法を説明する。

【0036】最初に、上述のプリプレグの両面に離型フィルムを張り付け、所定の位置に公知の方法(たとえば炭酸ガスレーザー、エキシマレーザー等のレーザー孔明け法、ドリルによる孔明け法)によりバイアホールとして貫通孔を形成し、そこに導電性組成物を(印刷、ダイ塗り等の方法などにより)充填した回路基板接続材用部材を準備する。

【0037】次に、接続用部材201の両面から離型フィルムを剥離除去して(図5(a)の中央部201参照:以下、回路基板接続材用プリプレグという)、露出したプリプレグ202の両側に配線パターン用として、導電性バッファ層203がメッキ法によって片面に形成された金属箔204を導電性バッファ層を形成した面が導電性組成物に接するように配置する。

【0038】その後、これらを加熱加圧してプリプレグ202及びバイアホール内の導電性組成物206を硬化させるとともに導電性バッファ層を具備した金属箔(203+204:以下単に金属箔という)との接着を行う(図5(b)参照)。

【0039】その後、金属箔(203+204)を適当な方法で所定の配線パターン205に形成する(図5(c)参照)。この最上層の配線パターンは、フォトリ

ソグラフィ法、湿式エッチングなど公知の方法で形成してよい。

【0040】以上のようにして製造された両面回路基板は、導電性組成物と銅箔の界面が、導電性バッファ層により強固に接合されている、または、これらの凹凸に追随して変形し、大きな面積と多数の接触点で接触しているので、優れた接続信頼性と高い歩留まりを容易に実現できる。

【0041】なお、本実施の形態においては、導電性バッファ層はメッキ法にて金属箔に製膜したものをを用いるとして説明したが、これに限らず、スパッタ法、真空蒸着法或いは厚膜印刷法等公知の製膜方法を用いて金属箔に製膜し形成するとしてもよい。また、金属箔に製膜し形成する以外にも、例えば、バイア上に直接製膜するとしてもよい。

(第4の実施の形態)次に、本発明の第4の実施の形態を図面を参照して説明する。本実施の形態は、第2の実施の形態における回路基板を、製造する製造方法に関するものである。したがって、本実施の形態において、特に説明のないものについては、第2の実施の形態と同じとし、第2の実施の形態と同じ呼称の構成部材については、特に説明のない限り、第2の実施の形態と同様の機能を持つものとする。

【0042】図6は、本発明の第4の実施の形態における回路基板の製造過程を示す断面模式図である。

【0043】図6において、それぞれの絶縁体301(第3の実施の形態を同様に導電性組成物が貫通孔に充填されている)の片側にはパターン形成された金属箔302が、反対の側には少なくとも2層の配線パターンを有する回路基板303が位置して一体の多層回路基板が形成されている。このとき、最外層パターンを形成する金属箔と、貫通孔に充填された導電性組成物304の界面には導電性バッファ層305が配置されている。

【0044】本実施の形態において、少なくとも2層以上の配線パターンを有する回路基板303は、通常の公知の方法で形成されるものでよい。具体的には、たとえばガラスエポキシ回路基板、アラミドエポキシ回路基板、紙フェノール回路基板等の樹脂系回路基板、セラミック回路基板、或いは、ポリイミドフィルム等の合成樹脂フィルムを用いたフィルム系回路基板等の一般的な両面または多層回路基板を用いることができる。もちろん、本発明の回路基板、両面回路基板または多層回路基板を用いれば、より優れた信頼性を有する多層回路基板を実現できる。

【0045】次に、本実施の形態における回路基板の製造方法を説明する。

【0046】第3の実施の形態と同様に、所望の位置に配置された貫通孔に導電性組成物の充填されたプリプレグの離型フィルムを剥離した露出したプリプレグを準備する。

【0047】この露出したプリプレグ301を、少なくとも2層の配線パターンを有する回路基板303の両側に重ね、更に、プリプレグの反対側の表面に配線パターン用として導電性バッファ層305がメッキ法によって片面に形成された金属箔302を導電性バッファ層を形成した面が導電性組成物に接するように配置する。

【0048】これらを、第3の実施の形態と同様に加熱加圧して、表層の金属箔302に配線パターンを形成することで多層回路基板を得ることができる。

【0049】また、更に積層数の多い多層回路基板を製造するには、前記の行程を必要な回数繰り返す行うことでより多くの配線層を有する多層回路基板を作製することができる。また、多層回路基板と露出したプリプレグをそれぞれ所定の枚数用意し、所定のように重ねて一括して積層を行うことでより多くの配線層を有する多層回路基板が得られる。

【0050】なお、本実施の形態においても、第3の実施の形態と同様に、導電性バッファ層はメッキ法にて金属箔に製膜したものをを用いるとして説明したが、これに限らず、スパッタ法、真空蒸着法或いは厚膜印刷法等公知の製膜方法を用いて金属箔に製膜し形成するとしてもよい。また、金属箔に製膜し形成する以外にも、例えば、バイア上に直接製膜するとしてもよい。

【0051】

【実施例】以下に、本発明の回路基板及びその製造方法の実施例について説明する。

【0052】本発明の回路基板または、本発明の回路基板の製造方法によって製造された回路基板の信頼性を確認するために、第3または第4の実施の形態における回路基板の製造方法にしたがって、以下の条件で回路基板を製造して各実施例とし、後述する比較例とともに、プレッシャークッカーテスト(PCT)による加速試験を実施した後、電気導通試験を行った。

【0053】(A)導電性組成物  
銅粉、銀粉または銅-錫混合粉(混合比銅90重量%、錫10重量%)87.5重量%、ビスフェノールF3.0重量%、ダイマー酸をグリシジルエステル化したエポキシ樹脂7.0重量%およびアミンアダクト型硬化剤2.5重量%からなる導電性組成物を用いた。

【0054】(B)プリプレグ  
デュポン社製"ケブラー"を用いた不織布(繊維強度:2.2デニール、繊維長:6mm、湿式法により不織布を作製し、抄紙後、温度:300℃圧力:200kg/cm<sup>2</sup>の条件でカレンダー処理を行った後、250℃で10分間加熱処理、目付:70g/m<sup>2</sup>、厚さ:100μmの不織布)にエポキシ樹脂を含浸させたアラミド(芳香族アラミド)エポキシ不織布シートを用いた。

【0055】(C)金属箔  
通常銅を箔状にした状態のものを使用した。銅箔の厚さは、35ミクロンとした。

【0056】(D)導電性バッファー層  
銅箔に銀、錫、鉛、インジウム、パラジウム層をメッキにて製膜したものをを用いた。

【0057】(実施例1～9、比較例1)実施例1では、銅粉(平均粒径 $5\mu\text{m}$ ):87.5重量部、ビスフェノールFエポキシ樹脂:3.0重量部、ダイマー酸をグリシジルエステル化したエポキシ樹脂:7.0重量部、アミンアダクト型硬化剤:2.5重量部をシン普森ミルで15分予備混合後に、3本ロールにて5パス混練して導電性組成物を作製した。

【0058】縦240mm、横240mmの上記プリプレグに、片面にSi系離型剤を塗布した離型フィルムを熱ローラーにて張り付け、炭酸ガスレーザーを用いて直径約 $150\mu\text{m}$ のバイアを明け前記導電性組成物を印刷法にて充填し導電性組成物の充填された回路基板接続材用部材を得た。

【0059】両面回路基板の作製は以下の方法で行った。なお、金属箔は、片面に約 $1\mu\text{m}$ 電解銀メッキを施した厚さ約 $35\mu\text{m}$ の銅箔を用いた。

【0060】次に前記回路基板接続材用部材の離型フィルムを剥離し、銅箔204の銀メッキした面203がプリプレグの側になる様に金属箔で挟持し(図5(a))熱プレスにより真空中にて $200^{\circ}\text{C}$ の温度で約1時間加熱加圧( $50\text{kg}/\text{cm}^2$ )してプリプレグの硬化と銅箔の接着を行った。積層後の構成を図5(b)に示す。

【0061】次に最上層配線205を形成するためフォトリソグラフィ法にて配線パターンを形成した。詳細には、前記積層基板の両面にドライフィルムを熱ロールにて張り合わせ、パターンを紫外線露光して銅箔を残す部分だけ硬化させた。次に未硬化部分を現像処理で取り除き、その後銅箔をエッチングした。さらに余分なドラ

イフィルムを剥離して配線パターンを形成した。図5(c)に本実施例の両面回路基板の完成図を示す。

【0062】実施例2、3では、実施例1の銅粉をそれぞれ銀粉(平均粒径 $5\mu\text{m}$ )と銅-錫混合粉(混合比銅90重量%、錫10重量%)に変えた以外は同様に両面回路基板を得た。また実施例4、5では金属箔に施す銀メッキをそれぞれ $0.1\mu\text{m}$ と $5\mu\text{m}$ とした以外は実施例1と同様に両面回路基板を得た。また実施例6～9では金属箔に施す銀メッキをそれぞれ錫、鉛、インジウム、パラジウムメッキとした以外は実施例1と同様に両面回路基板を得た。

【0063】比較のために、金属箔としてバッファー層のない銅箔(厚さ $35\mu\text{m}$ )を用いた以外は実施例1と同様にして作製した両面回路基板を同様に評価した(比較例1)。

【0064】本実施例のサンプルのバイア部分の断面を電子顕微鏡で観察、同時に組成分析を行ったところ、いずれも導電性バッファー層がバイア部分の導電性フィラーと銅箔と金属結合しており、また、銅箔の凹凸と導電フィラーの凹凸に伴って変形していたが、比較例では、銅粉と銅箔が点接触しているにすぎなかった。

【0065】このようにして、作製された両面回路基板の実施例1～9および比較例1に対して、電気導通信頼性試験を行った。信頼性の確認には、評価用パターンを作製して、加速試験として、プレッシャークッカーテスト(PCT)を実施した後、500穴の接続抵抗を測定して、断線の有無を確認した。PCTは、 $121^{\circ}\text{C}$ 、2気圧の飽和水蒸気中で170時間放置するという試験条件で実施した。この結果を表1に示す。

【0066】

【表1】

	フィラー	バッファー層	PCT後の断線数 (170時間)
実施例1	銅	銀( $1\mu\text{m}$ )	0
実施例2	銀	銀( $1\mu\text{m}$ )	0
実施例3	銅-錫	銀( $1\mu\text{m}$ )	0
実施例4	銅	銀( $0.1\mu\text{m}$ )	0
実施例5	銅	銀( $5\mu\text{m}$ )	0
実施例6	銅	錫( $1\mu\text{m}$ )	0
実施例7	銅	鉛( $1\mu\text{m}$ )	0
実施例8	銅	インジウム ( $1\mu\text{m}$ )	0
実施例9	銅	パラジウム ( $1\mu\text{m}$ )	0
比較例1	銅	なし	29

各50サンプルを試験

【0067】表1より、比較例では50サンプル中29サンプルで断線が生じていたのに対して、本発明の実施

例は、すべて優れた接続信頼性を有することが確認できた。

【0068】(実施例10～18、比較例2)実施例10では実施例1と同様にして回路基板接続材用部材2枚を作製し、ガラスエポキシ基材による4層基板と組み合わせて多層基板を作製した。作製方法を具体的に示す。

【0069】ガラスエポキシ4層基板の作製条件は、ガラス織布に前記と同様の熱硬化性樹脂を含浸させたプリプレグ(厚み約100 $\mu$ m)を4枚重ねさらに厚み35 $\mu$ mの片面を粗化処理した銅箔を両面に重ね合わせ、熱プレスにより真空中にて170℃の温度で約1時間加熱加圧(40 Kg/cm<sup>2</sup>)して基材の硬化と銅箔の接着を行った。

【0070】銅箔の接着の後、フォトリソグラフィ法で配線パターンの形成を行った。具体的には、ドライフィルムをラミネータを用いて両面に張り合わせ、パターンを露光後、現像、エッチング、ドライフィルム剥離を行う方法である。

【0071】次に、前記パターン形成した基板の銅箔表面を黒化処理し、さらにその両面に、前記プリプレグを1枚ずつ配置し、片面粗化銅箔を粗化面を内側にして同様に両面に配置して再度熱プレスにより積層した。

【0072】本基板をドリル加工機で所望の位置に穴明け加工を行った。穴径0.6mmの穴加工を行い、さらに銅メッキしてバイア内壁と上層部全面に銅メッキ皮膜を形成した。この後、上層配線を形成するためフォトリソ法にて配線パターンを形成した。本4層基板と回路基板接続材用プリプレグの電氣的に接続すべき箇所には、接続のためのランドを作製し、その表面に導電性バッファ層として銀メッキ(1 $\mu$ m)を施した(図7参照)。

【0073】以上の様にして作製されたガラスエポキシ4層基板を中間層として、前記回路基板接続材用プリプレグの両面にある離型フィルムを剥離し、前記4層基板の最外側面に位置合わせして重ね合わせ厚み1 $\mu$ mの銀メッキを施した銅箔を図4の様に配して積層し、熱プレスにより前記と同様の条件下で加熱加圧した。このようにして作製された多層基板の表層銅箔を前記と同様フォトリソ法でパターン形成を行った。図7において401は銀メッキの導電性バッファ層、402は前記ガラスエポキシ4層基板、403はドリル加工穴、404は銅メッキスルー、405はフォトリソ法で作製した銅配線パターンである。回路基板接続材用プリプレグ406を

前記ガラスエポキシ4層基板の両面に配し、さらに片面に銀メッキ407した銅箔銅箔408で挟持した構造を有している。

【0074】このとき、前記4層基板と回路基板接続材用プリプレグの電氣的に接続すべき箇所には、接続のための銀メッキバッファ層401が配設されたランド409と導電性組成物部410を有しており、前記ランド部分に前記回路基板接続材用プリプレグの導電性組成物410が位置するようにした。したがって前記ドリル加工によって形成されたバイア部には前記回路基板接続材用プリプレグの導電性組成物部分がこないような構造にする必要がある。以上の様にして作製された多層体は、配線層が6層存在する6層基板であり、前記両面板のバイア部分には、前記回路基板接続材用プリプレグのエポキシ樹脂が流入しており、完全に密閉された構造を有している。

【0075】実施例11、12では、実施例10の導電性組成物の導電性フィラーにそれぞれ銀粉(平均粒径5 $\mu$ m)と銅-錫混合粉(混合比銅90重量%、錫10重量%)を用いた以外は同様に多層回路基板を得た。また実施例13、14では金属箔に施す銀メッキをそれぞれ0.1 $\mu$ mと5 $\mu$ mとした以外は実施例10と同様に多層回路基板を得た。また実施例15～18では金属箔に施す銀メッキをそれぞれ錫、鉛、インジウム、パラジウムメッキとした以外は実施例10と同様に多層回路基板を得た。

【0076】比較のために、金属箔としてバッファ層のない銅箔(厚さ35 $\mu$ m)を用いた以外は実施例10と同様にして作製した両面回路基板を同様に評価した。(比較例2)。

【0077】本実施例のサンプルのバイア部分の断面を電子顕微鏡で観察、同時に組成分析を行ったところ、いずれも導電性バッファ層がバイア部分の導電性フィラーと銅箔と金属結合しており、また、銅箔の凹凸と導電フィラーの凹凸に伴って変形していたが、比較例では、銅粉と銅箔が点接触しているにすぎなかった。このようにして、作製された多層回路基板の実施例10～18および比較例2に対して、実施例1等と同条件で、電気導通信信頼性試験を行った。この結果を表2に示す。

【0078】

【表2】

	フィラー	バッファー層	PCT後の断線数 (170時間)
実施例10	銅	銀(1 $\mu$ m)	0
実施例11	銀	銀(1 $\mu$ m)	0
実施例12	銅-錫	銀(1 $\mu$ m)	0
実施例13	銅	銀(0.1 $\mu$ m)	0
実施例14	銅	銀(5 $\mu$ m)	0
実施例15	銅	錫(1 $\mu$ m)	0
実施例16	銅	鉛(1 $\mu$ m)	0
実施例17	銅	インジウム (1 $\mu$ m)	0
実施例18	銅	パラジウム (1 $\mu$ m)	0
比較例2	銅	なし	40

各50サンプルを試験

【0079】表2より、比較例では50サンプル中40サンプルで断線が生じていたのに対して、本発明の実施例は、すべて優れた接続信頼性を有することが確認できた。

【0080】なお、本多層基板作製において、回路基板接続材用プリプレグで挟持されたガラスエポキシ4層回路基板の代わりに実施例1～9に示した両面回路基板を使用した場合も良好な信頼性を示すことが確認されている。

【0081】

【発明の効果】以上述べたところから明らかなように、本発明は、IVH接続の信頼性を高くすることができる回路基板及びその製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における回路基板のIVH接続部分を示す断面模式図。

【図2】本発明の第1の実施の形態における回路基板の一変形例のIVH接続部分を示す断面模式図。

【図3】本発明の第2の実施の形態における回路基板のIVH接続部分を示す断面模式図。

【図4】本発明の第2の実施の形態における回路基板の一変形例のIVH接続部分を示す断面模式図。

【図5】本発明の第3の実施の形態における回路基板の製造過程を示す断面模式図。

【図6】本発明の第4の実施の形態における回路基板の製造過程を示す断面模式図。

【図7】本発明の実施例10～18における回路基板の製造過程を示す断面模式図。

【図8】本発明の第1の実施の形態における回路基板の一変形例のIVH接続部分を示す断面模式図。

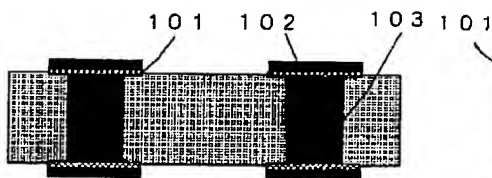
【図9】本発明の第1の実施の形態における回路基板の一変形例のIVH接続部分を示す断面模式図。

【符号の説明】

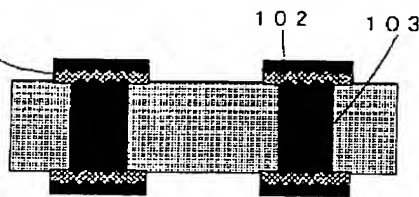
- 101 導電性バッファー層
- 102 配線パターン
- 103 導電性組成物
- 104 多層回路基板
- 201 回路基板接続材用部材
- 202 プリプレグ
- 203 導電性バッファー層
- 204 金属箔
- 205 最外层金属箔配線パターン
- 206 導電性組成物
- 301 プリプレグ少なくとも2層以上の回路パターンを有する回路基板
- 302 金属箔
- 303 少なくとも2層の回路パターンを有する回路基板
- 304 導電性組成物
- 305 導電性バッファー層
- 401 導電性バッファー層
- 402 ガラスエポキシ4層基板
- 403 ドリル加工穴
- 404 銅メッキスルー
- 405 最外层金属箔配線パターン
- 406 プリプレグ
- 407 導電性バッファー層
- 408 金属箔
- 409 ランド
- 410 導電性組成物

BEST AVAILABLE COPY

【図1】

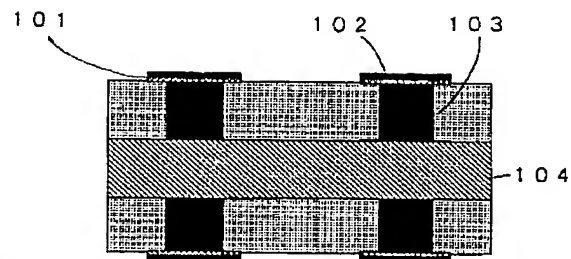


【図2】

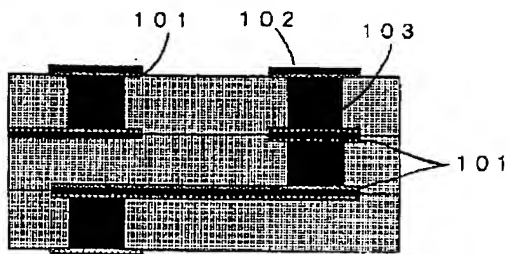


101 導電性バッファ層  
102 配線パターン  
103 導電性組成物

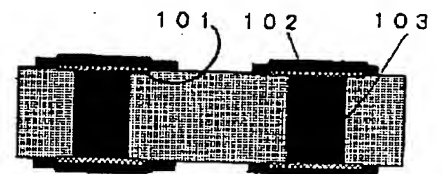
【図4】



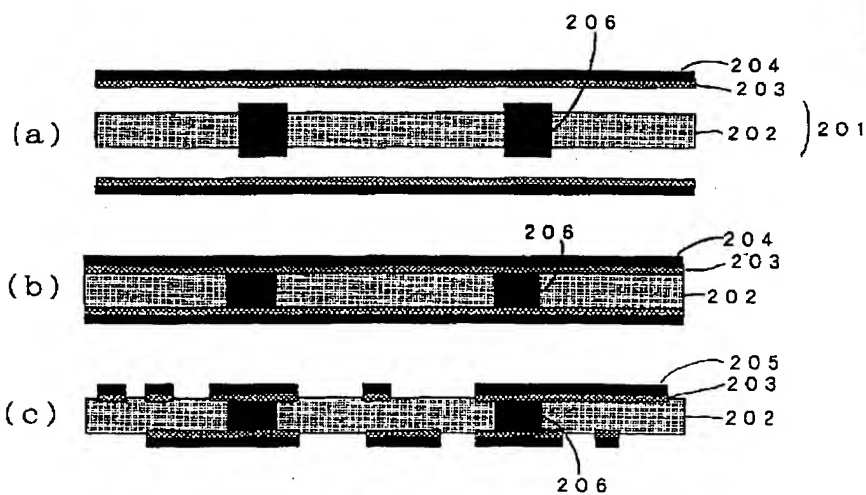
【図3】



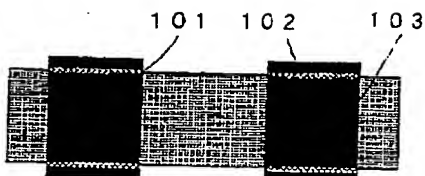
【図9】



【図5】

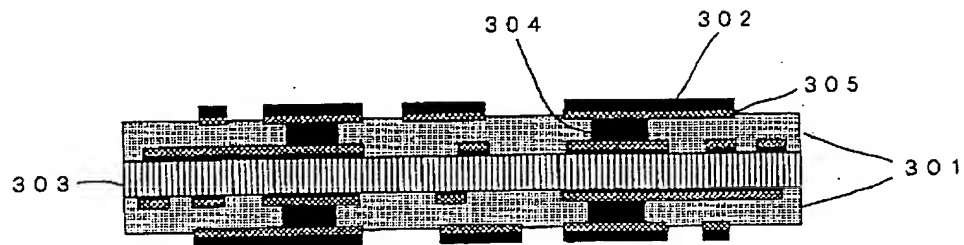


【図8】

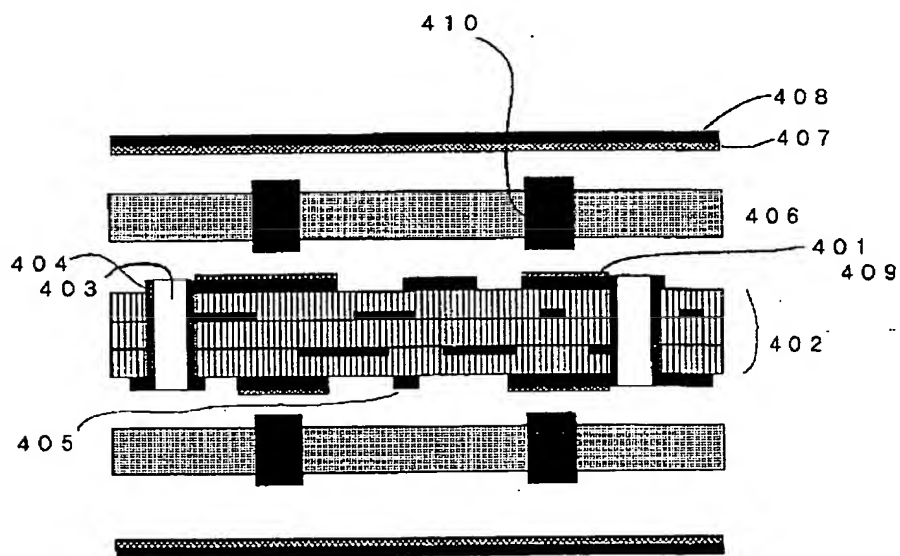


BEST AVAILABLE COPY

【図6】



【図7】




---

 フロントページの続き

(72)発明者 西山 東作  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

(72)発明者 仲谷 安広  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

